

#### PATENT ABSTRACTS OF JAPAN

(11) Publication number: 10012768 A

(43) Date of publication of application: 16 . 01 . 98

(51) Int. CI

H01L 23/14 H01L 23/12

(21) Application number: 08164378

(22) Date of filing: 25 . 06 . 96

(71) Applicant:

**NEC CORP** 

(72) Inventor:

**SUZUKI KATSUNOBU** 

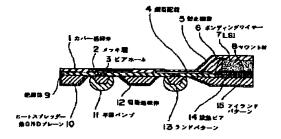
#### (54) PACKAGE FOR SEMICONDUCTOR DEVICE

(57) Abstract:

PROBLEM TO BE SOLVED. To provide a pack for a semiconductor device which can be produced in stable processes having high heat-radiating performance and nigh reliability.

SOLUTION: A metallic substrate of a three-layer structure having a metal plate with an insulating body on the plate and a copper foil on the insulating body is used. The metal plate of the metal substrate is formed into a heat spreader also used as a GND plane 10 and a plurality of isolated land patterns 13 which are mutually insulated electrically. Also, the copper foil is formed into copper foil wiring 4 and island pattern 15. The copper foil island 4 and the island pattern 15 respectively conduct electricity to the land pattern 13 by a via hole 3 and also to the heat spreader also used as GND plane 10 by a heat-radiating via 14. If the island pattern 15 is set to a ground potential, then the heat spreader also used as GRD plane 10 will have the same ground potential. At the same time, it also plays the role of the heat spreader which efficiently releases heat generated on the rear surface of an LSI7 to the outside.

COPYRIGHT: (C)1998,JPO



#### (19)日本国特許庁(JP)

# (12) 公開特許公報(A)

(11)特許出顧公開番号

# 特開平10-12768

(43)公開日 平成10年(1998)1月16日

(51) Int.Cl.<sup>6</sup>

識別記号 庁内整理番号

FΙ

技術表示箇所

H01L 23/14 23/12 H01L 23/14

M

23/12

L

審査請求 有 請求項の数5 OL (全 8 頁)

(21)出願番号

特願平8-164378

(22)出願日

平成8年(1996)6月25日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 鈴木 克信

東京都港区芝五丁目7番1号 日本電気株

式会社内

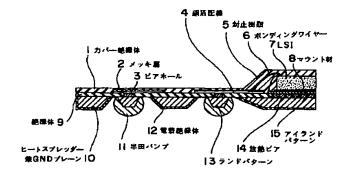
(74)代理人 弁理士 後藤 洋介 (外2名)

#### (54) 【発明の名称】 半導体装置用パッケージ

## (57) 【要約】

【課題】 高い放熱性能と信頼性、及び、安定したプロセス工程で製造できる半導体装置用パッケージを提供する。

【解決手段】 金属板上に絶縁体、更にその上に銅箔を設けた3層構造の金属基板を用い、金属基板の金属板を、電気的に相互に絶縁されたヒートスプレッダー兼GND. プレーン10と、複数の孤立したランドパターン13に形成する。また、銅箔を銅箔配線4とアイランドパターン15に形成する。銅箔配線4とアイランドパターン15は、それぞれ、ビアホール3によりランドパターン13と、放熱ビア14でヒートスプレッダー兼GND. プレーン10と導通する。アイランドパターン15を接地電位にすると、ヒートスプレッダー兼GND. プレーン10は同電位の接地電位になる。同時にLSI7の裏面に発生する熱を効率的に外部に逃がすヒートスプレッダーの役目も果たす。



30

#### 【特許請求の範囲】

【請求項1】 銅又はアルミニウムを主成分とする、所 定のパターンを有する金属板と、該金属板上に形成され た絶縁体から成る絶縁層と、該絶縁層上に形成された配 線パターンを含む所定のパターン形状を有する金属箔か ら成る積層構造体として構成され、

前記金属板は電気的に相互に絶縁されたヒートスプレッ ダー兼GND、プレーン、及び複数の孤立したランドパ ターンを有し、

前記金属箔は金属箔配線、及び、半導体チップ搭載部と 10 なるアイランドパターンに形成され、

前記金属板より形成される所定のパターンと、前記金属 箔より形成される所定の金属箔配線、及び、アイランド パターンは、前記絶縁層を所定位置で貫通し、金属メッ キで埋め込まれたビアホールを介して導通する構造を有

前記金属箔の表面に対し、金属メッキにより成るメッキ 層が設けられ、前記アイランドパターン、及び前記金属 箔配線の一部を除いて、絶縁体により覆い、前記ヒート スプレッダー兼GND. プレーンの表面上に絶縁体層を 20 設けることを特徴とする半導体装置用パッケージ。

【請求項2】 前記アイランドパターンと前記ピアホー ルにより導通された、前記ヒートスプレッダー兼GN D. プレーンの表面上に設けられた前記絶縁体層を複数 箇所除去したことを特徴とする請求項1記載の半導体装 置用パッケージ。

【請求項3】 前記ヒートスプレッダー兼GND. プレ ーンの表面が微細な凹凸構造を有することを特徴とする 請求項1記載の半導体装置用パッケージ。

【請求項4】 前記アイランドパターン上に、有機系樹 脂、金属混入樹脂又は低融点金属の何れかにより、半導 体チップを搭載し、該半導体チップの所定の電極と前記 金属箔配線の先端部ボンディングステッチ又は前記アイ ランドパターンをボンディングワイヤにより電気的導通 をとり、前記半導体チップ、前記ボンディングワイヤ及 びその周辺を有機系絶縁樹脂により封止し、更に前記ラ ンドパターン上に半田バンプを備えることを特徴とする 請求項3記載の半導体装置用パッケージ。

【請求項5】 前記ヒートスプレッダー兼GND. プレ ーンの表面上の前記絶縁体層を複数箇所除去し、金属板 40 が露出した部分に、半田バンプを備えたことを特徴とす る請求項2記載の半導体装置用パッケージ。

#### 【発明の詳細な説明】

## [0001]

【発明の属する技術分野】本発明は、半導体装置用パッ ケージに関し、特に金属基板を用いた半導体装置用パッ ケージの構造に関する。

# [0002]

【従来の技術】近年、BGA (BALL GRID A

提案されている。この型式のパッケージ構造は、例えば 「平成7年特許願第127395号」、「MONDAY MARCH 6, 1995ELECTRONIC N EWS」、又は、「NOV. -DEC. 1992. TH E FIRST VLSI PACKAGING WO RKSHOP」に記載されており、実用化の努力が進め られている。ここで従来のBGAの構造を図面を参照し て説明する。

2

【0003】図5及び図6は「平成7年特許願第127 395号」に記載されたBGA(従来技術1)であり、 図5は部分断面図である。図6は一部分が断面図の斜視 図である。

【0004】約0.15~0.20mm厚の銅板、その 上に約40~50ミクロンの絶縁体67,72が積層さ れ、更に18~35ミクロンの銅箔が設けられた積層構 造の金属基板を用いて形成される。この銅板をケミカル エッチングにより所定のパターンに形成する。この銅板 パターンは、放熱兼グラウンド電位強化の為のヒートス プレッダー兼GND. プレーン68,79から成るパタ ーンと、外部接続用の半田バンプ69,78を形成する 為のランドパターン71,77に形成され、相互に電気 的に絶縁された構造をとる。銅箔は、所定の銅箔配線6 2, 73のパターンに形成される。この銅箔配線62, 73は、LSI65とボンディングワイヤー64を用い て電気的導通を取る為のボンディングステッチ74を有 する。また、銅箔配線62,73と電気的導通をとる為 に、絶縁体64、72を貫通し金属メッキにより埋め込 まれたビアホール61,76を有する。LSI65を搭 載するエリアでは、絶縁体67,72及び銅箔は除去さ れ、キャビティ75が形成される。このキャビティ75 上に、例えば銀ペーストの様なマウント材66を用いて LSI65を搭載する。ボンディングワイヤ64で、L SI65と銅箔配線62を結線し、LSI65、ボンデ ィングワイヤ64及びその周辺を封止樹脂63により封 止し、ランドパターン71,77上に半田バンプ69, 78を有する。

【0005】別の従来のBGAとして、「MONDAY MARCH 6, 1995 ELECTRONIC NEWS」発表のもの(従来技術 2)がある。図7を参 照にして、この従来技術について説明する。図7は、従 来技術2の部分断面図である。金属板81上に絶縁体8 2を被着し、更にその上に配線パターン87が設けられ る。配線パターン87の所定の位置を除いて、カバー絶 緑体85が絶縁体82を被覆する。シリコンチップ84 が搭載される部分の絶縁体82及び配線パターン87は 除去され、金属板81を露出させた構造をとる。このよ うな構造を有する半導体装置用パッケージに対し、シリ コンチップ84を露出した金属板81上に、例えば銀ペ ースト等のマウント材83を用いて搭載する。シリコン RRAY)と呼ばれる半導体装置用パッケージの構造が 50 チップ84の各電極と配線パターン87をボンディング

10

20

40

ワイヤー88で結線し、エポキシ樹脂の様な封止樹脂8 9で封止した構造をとる。

【0006】更に他の一つの従来BGAとして、「NO V. -DEC. 1992. THEFIRST VLSI PACKAGING WOPKSHOP」で発表され たもの(従来技術3)を図8を用いて説明する。図8 は、従来技術3を示す部分断面図である。絶縁基板93 の両面に所定の配線パターン92を設ける。両面の配線 パターン92は、所定の位置で絶縁基板93を貫通させ 側壁に金属メッキを施したビアホール91により導通を とる。また、シリコンチップ97の裏面から熱を逃がす ための放熱ビア99を設ける。この放熱ビア99も熱伝 導性を上げるために、ビアホール91と同様に側壁にメ ッキにより金属を被着するシリコンチップ97を、例え ば銀ペーストのようなマウント材96上に搭載し、ボン ディングワイヤー95によりシリコンチップ97上の電 極とパッケージの配線パターン92を結線する。また、 シリコンチップ97、ボンディングワイヤー95及びそ の周辺を、例えばエポキシ樹脂のような封止樹脂94に より封止する。裏面の配線パターン92の所定の位置に 半田バンプ98が設けられる。この半田バンプ98は外 部との電気的接続用、及び放熱用に用いられる。

#### [0007]

【発明が解決しようとする課題】上記記載の従来技術の BGAパッケージについて、順にその課題、特にBGA の放熱構造についての課題を記載する。

【0008】先ず、従来技術1に於いては、LSIが搭載される部分の絶縁体、及び銅箔を広い範囲で除去する為に、生産性が低下する。つまり、ビアホールとキャビティ部のサイズが大きく異なる為に、プロセスの安定性が低下し、エッチング精度が低くなる。また、銅板上にマウント材を用いて直接LSIを搭載する為にLSIと銅板の界面で、熱膨張差より応力が発生する。

【0009】従来技術2では、シリコンチップが半田バンプと同じ側に設けられるために、半田バンプを形成できるエリアはシリコンチップの周囲のみになり、多ピン化は困難になる。また、従来技術1と同様に、シリコンチップと銅板の界面で熱膨張差により応力が発生する。

【0010】従来技術3のBGAパッケージの放熱経路は、シリコンチップ表面から、表面の飼箔配線パターン、放熱ビア側壁にメッキされた金属、そして裏面の飼箔配線パターン、最終的に半田バンプに至る経路である。しかし、この放熱経路が非常に長い為、低熱抵抗化が制限される。また、使用されている基板がガラスエポキシ基板である為、熱伝導率が非常に低く、更に、急激な低熱抵抗化が非常に困難である。

【0011】以上のように従来技術は、各々いくつかの 問題を抱えている。そこで、本発明の目的は、従来のB GA構造を改良し、もって多ピン化が容易で信頼性が高 く、また、LSIの熱的性能を充分に発揮させ得る構造 50 に容易に形成できる新規な半導体装置用パッケージを提供することにある。

#### [0012]

【課題を解決するための手段】本発明は、前記課題を解 決するため、次の手段を採用する。

【0013】(1) 銅又はアルミニウムを主成分とす る、所定のパターンを有する金属板と、該金属板上に形 成された絶縁体から成る絶縁層と、該絶縁層上に形成さ れた配線パターンを含む所定のパターン形状を有する金 属箔から成る積層構造体として構成され、前記金属板は 電気的に相互に絶縁されたヒートスプレッダー兼GN D. プレーン、及び複数の孤立したランドパターンを有 し、前記金属箔は金属箔配線、及び、半導体チップ搭載 部となるアイランドパターンに形成され、前記金属板よ り形成される所定のパターンと、前記金属箔より形成さ れる所定の金属箔配線、及び、アイランドパターンは、 前記絶縁層を所定位置で貫通し、金属メッキで埋め込ま れたビアホールを介して導通する構造を有し、前記金属 箔の表面に対し、金属メッキにより成るメッキ層が設け られ、前記アイランドパターン、及び前記金属箔配線の 一部を除いて、絶縁体により覆い、前記ヒートスプレッ ダー兼GND. プレーンの表面上に絶縁体層を設けるこ とを特徴とする半導体装置用パッケージ。

【0014】(2)前記アイランドパターンと前記ビアホールにより導通された、前記ヒートスプレッダー兼GND.プレーンの表面上に設けられた前記絶縁体層を複数箇所除去したことを特徴とする前記(1)記載の半導体装置用パッケージ。

【0015】(3)前記ヒートスプレッダー兼GND. プレーンの表面が微細な凹凸構造を有することを特徴と する前記(1)記載の半導体装置用パッケージ。

【0016】(4)前記アイランドパターン上に、有機系樹脂、金属混入樹脂又は低融点金属の何れかにより、半導体チップを搭載し、該半導体チップの所定の電極と前記金属箔配線の先端部ボンディングステッチ又は前記アイランドパターンをボンディングワイヤにより電気的導通をとり、前記半導体チップ、前記ボンディングワイヤ及びその周辺を有機系絶縁樹脂により封止し、更に前記ランドパターン上に半田バンプを備えることを特徴とする前記(3)記載の半導体装置用パッケージ。

【0017】(5)前記ヒートスプレッダー兼GND. プレーンの表面上の前記絶縁体層を複数箇所除去し、金 風板が露出した部分に、半田バンプを備えたことを特徴 とする前記(2)記載の半導体装置用パッケージ。

#### [0018]

【発明の実施の形態】本発明の実施の形態については、 実施例の項で詳細に説明する。

[0019]

#### 【実施例】

第1実施例

20

図1及び図2は、本発明の第1実施例を成すメタルBG Aパッケージ構造を示すもので、図1は半導体装置とし ての部分断面図であり、図2は半導体装置用パッケージ として示した一部分が断面図の斜視図である。

【0020】約0.15~0.20mm厚の銅、又はア ルミニウムの金属板上に、40~50ミクロンの絶縁 体、18~35ミクロンの銅箔の3層構造を有する金属 基板を用いる。加工された金属基板が図1と図2に記載 されているが、金属板を加工すると、ヒートスプレッダ 一兼GND. プレーン10、ヒートスプレッダー兼GN D. プレーン22、ランドパターン13及びランドパタ ーン21となり、絶縁体を加工すると、絶縁体9及び絶 縁体16となり、銅箔を加工すると、銅箔配線4及び銅 箔配線17となる。

【0021】この金属基板の金属板を、相互に電気的に 絶縁したヒートスプレッダー兼GND. プレーン10, 22と複数の孤立したランドパターン13,21にエッ チング形成する。更に、銅箔から形成される銅箔配線 4,17及びアイランドパターン15は、各々ランドパ ターン13,21若しくはヒートスプレッダー兼GN D. プレーン10, 22又は両方と電気的に導通する。 電気的導通をとるために、絶縁体9,16を貫通し金属 メッキで埋め込んだビアホール3,20,24,26を 用いる。特にアイランドパターン15上に設けられたビ アホールを放熱ビア14と呼ぶ。ビアホールについて図 2 で詳細に説明すると、銅箔配線17とランドパターン 21を電気的に導通する為のビアホールをビアホール (1) とし、アイランドパターン19とランドパターン 21とを導通するためのビアホールをビアホール (2) とし、同じくアイランドパターン19とヒートスプレッ ダー兼GND. プレーン22の導通をとるためのピアホ ールをピアホール (3) とする。この場合アイランドパ ターンを接地(GND.)電位にすると、ビアホール (2) 及び(3) と導通されたランドパターン、及びヒ ートスプレッダー兼GND. ブレーンは同電位の接地電 位になる。同時にビアホール(2)(3)は、LSI7 の裏面に発生する熱を効率的にヒートスプレッダー兼G ND. プレーン22及びランドパターン21、半田バン プ25に逃がし、低熱抵抗化が図れる。以上の3種類 (1)、(2)、(3)のピアホールのサイズを同サイ ズにする。これにより、エッチング精度、及び、プロセ ス安定性が著しく向上する。

【0022】次に、銅箔配線4,17上に金属メッキを 施したメッキ層2を設ける。アイランドパターン15, 19、及び銅箔配線4、17のボンディングに使用され る部分(ボンディングステッチ18)を除いてカバー絶 縁体1で覆う。図2ではカバー絶縁体は省略した。また ヒートスプレッダー兼GND. プレーン10, 22の表 面上に電着絶縁体12、23層を設け、ランドパターン 13,21に半田バンプ11,25を設けた場合に、電 50 板の間に生じる熱応力は、アイランドパターンと金属板

気的に短絡しないようにする。また、こうすることで実 装の際に隣接する半田バンプが短絡しなくなる。本実施 例は、このような構造を有する半導体装置用パッケージ に対し、アイランドパターン15,19上に、例えば銀 ペーストの様なマウント材8によりちLSI7を搭載す る。

【0023】このLSI7の所定の電極と銅箔配線4の 先端部ボンディングステッチ18、または、アイランド パターン15、19とをボンディングワイヤー6により 結線し電気的導通をとる。次にLSI7、ボンディング ワイヤー6、ボンディングステッチ18、及び、その周 辺を例えばエポキシ樹脂のような封止樹脂5により封止 する。最終的にランドパターン13,21上に半田バン プ11,25を備える。

### 【0024】第2実施例

次に、本発明の第2実施例を図3を用いて説明する。図 3は第2実施例の部分断面図である。基本的な構造は第 1実施例と同様である。アイランドパターン42と放熱 ピア41により導通された、ヒートスプレッダー兼GN D. プレーン36の表面上に設けられた電着絶縁体38 において、LSI33の裏面に当たる部分に所定のパタ ーンを複数箇所除去した。この電着絶縁体38を除去 し、金属板が露出した部分に放熱兼グラウンド電位用の 放熱バンプ40を設ける。

#### 【0025】第3実施例

次に、本発明の第3実施例を図4を用いて説明する。図 4は第3実施例の部分断面図である。基本的な構造は第 1実施例と同様である。アイランドパターン58と放熱 ビア57により導通された、ヒートスプレッダー兼GN D. プレーン52の表面に故意に凹凸を設けた。ヒート スプレッダー兼GND. プレーン52の表面に故意に凹 凸を設けることにより、放熱面の表面積を増やすことが でき、更に低熱抵抗化が促進されることを目的にしてい る。本凹凸構造は、金属板をエッチングし、ヒートスプ レッダー兼GND. プレーン52とランドパターン55 を形成するプロセス工程と同時に形成する。この場合、 凹凸構造を形成するのに用いられるレジストパターンの 開口サイズは、ヒートスプレッダー兼GND. プレーン 52とランドパターン55を形成するためのレジストパ ターンの開口サイズよりも極めて小さくし、マイクロロ ーディング効果を利用する。

### [0026]

【発明の効果】以上、説明したように、本発明の半導体 装置用パッケージでは、金属板を採用し、金属箔のアイ ランドパターンを設け、アイランドパターンと金属板 を、金属で埋めんだ放熱ビアにより導通させる構成をと ることにより、LSIチップで発生した熱を、LSIチ ップの裏面より数十ミクロンの短い距離で放熱板となる 金属板に逃がすことができる。更にLSIチップと金属

R

3 0

銅箔配線

の間の絶縁体により吸収・緩和され、長期信頼性が向上 3 1 封止樹脂 ボンディングワイヤー する。また、絶縁体をエッチングする場合でも、エッチ 3 2 ングされるサイズが等しく、または同等になることで、 3 3 LSI マウント材 エッチング精度、及び、プロセス安定性が著しく向上す 34 る。 35 絶縁体 ヒートスプレッダー兼GND. プレーン 【図面の簡単な説明】 36 【図1】本発明の第1実施例の構造を示す部分断面図で 3 7 半田バンプ ある。 38 電着絶縁体 【図2】本発明の第1実施例の構造を示す一部分が断面 39 ランドパターン 10 40 放熱バンプ 図の斜視図である。 【図3】本発明の第2実施例の構造を示す部分断面図で 4 1 放熱ビア アイランドパターン 4 2 【図4】本発明の第3実施例の構造を示す部分断面図で 43 カバー絶縁体 ある。 44 メッキ層 【図5】従来技術1の構造を示す部分断面図である。 45 ビアホール 【図6】従来技術1の構造を示す一部分が断面図の斜視 46 銅箔配線 47 封止樹脂 図である。 48 ボンディングワイヤー 【図7】従来技術2の構造を示す部分断面図である。 LSI 【図8】従来技術3の構造を示す部分断面図である。 49 20 5 0 マウント材 【符号の説明】 5 1 絶縁体 カバー絶縁体 1 ヒートスプレッダー兼GND. プレーン 5 2 2 メッキ層 半田バンプ 53 ビアホール 3 4 銅箔配線 5 4 電着絶縁体 5 5 ランドパターン 5 封止樹脂 ボンディングワイヤー 56 凹凸表面 6 5 7 放熱ビア 7 LSI マウント材 58 アイランドパターン 8 9 59 カバー絶縁体 絶縁体 ヒートスプレッダー兼GND. プレーン 30 60 メッキ層 10 ピアホール 半田バンプ 6 1 1 1 6 2 銅箔配線 1 2 電着絶縁体 ランドパターン 63 封止樹脂 1 3 6 4 ボンディングワイヤー 14 放熱ビア アイランドパターン LSI 6 5 15 マウント材 66 16 絶縁体 6 7 絶縁体 1 7 銅箔配線 ヒートスプレッダー兼GND. プレーン 68 ボンディングステッチ 18 69 半田バンプ 19 アイランドパターン 7 0 電着絶縁体 20 40 ビアホール(1) 21 ランドパターン 7 1 ランドパターン 7 2 絶縁体 ヒートスプレッダー兼GND. プレーン 2 2 73 銅箔配線 23 電着絶縁体 ボンディングステッチ 74 24 ピアホール (2) キャビティ 2 5 半田バンプ 7 5 26 ピアホール (3) 76 ピアホール ランドパターン 2 7 カバー絶縁体 7 7 28 メッキ層 78 半田バンプ ヒートスプレッダー兼GND. プレーン 29 ピアホール 79

50

8 0

電着絶縁体

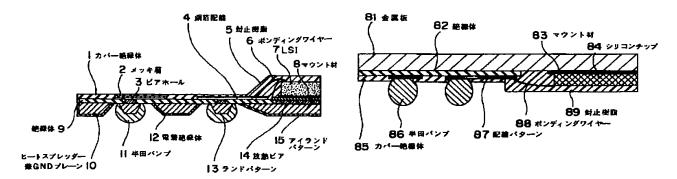
	9		10
8 1	金属板	* 9 1	ビアホール
8 2	絶縁体	9 2	配線パターン
8 3	マウント材	9 3	絶縁基板
8 4	シリコンチップ	9 4	封止樹脂
8 5	カバー絶縁体	9 5	ボンディングワイヤー
8 6	半田バンプ	96	マウント材
8 7	配線パターン	9 7	シリコンチップ
8 8	ボンディングワイヤー	98	半田バンプ
8 9	封止樹脂	9 9	放熱ビア

# 【図1】

カバー絶縁体

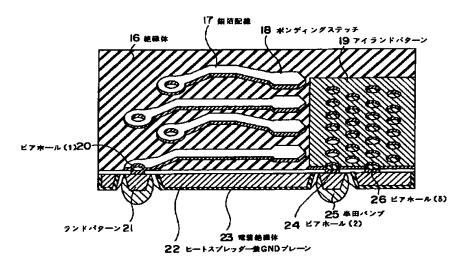
90

# 【図7】

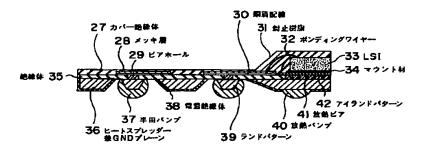


\* 10

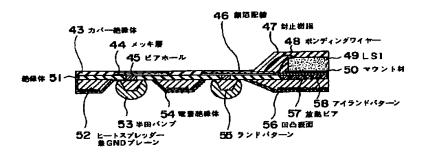
# 【図2】



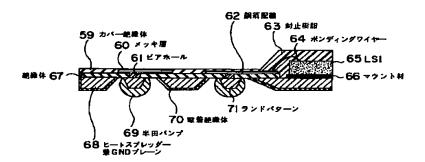
# 【図3】



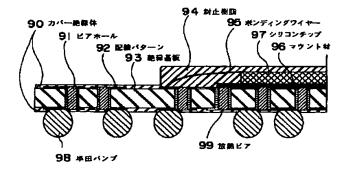
# 【図4】



# 【図5】



# 【図8】



【図6】

